

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

W0180

IMAGE SENSOR

Patent Number: JP2000324297
Publication date: 2000-11-24
Inventor(s): SASAKI MASAHIRO
Applicant(s): FUJI ELECTRIC CO LTD
Requested Patent: ☐ JP2000324297 (JP00324297)
Application Number: JP19990129899 19990511
Priority Number(s):
IPC Classification: H04N1/028 ; H01L27/148 ; H04N1/19 ; H04N5/335
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To minimize image acquisition time and to apply an image sensor to a mobile subject distance measuring equipment, even when a subject is low illumination and a light quantity monitor is unable to store prescribed charges within a maximum integration time in a CCD multiline sensor 100 as an image sensor which has plural optical sensors and a light quantity monitor receiving the light of the average light quantity of the optical sensors in a CCD sensor light monitoring part 101.

SOLUTION: Comparators CP1 to CP3 of an integration state decision circuit 106 decide the level of an output 51 of a light quantity monitor at a maximum integration time arrival point of time, when a subject is at low illumination, switches SW1 to SW3 of a multiplication circuit 104 are turned on/off according to the decided results, and the gain of an operational amplifier OP1 amplifying a pixel signal 5 being an output of an optical sensor is subjected to variable setting. Here, circuits in a CCD multiline sensor 100 are provided on the same semiconductor chip, and time other than integration time is reduced to the utmost, without depending on an external controller 200 on the level decision of a monitor output and the gain setting of the multiplication circuit, as in the conventional practice.



Data supplied from the esp@cenet database - I2

TOP

W0(80

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-324297

(P2000-324297A)

(43) 公開日 平成12年11月24日 (2000. 11. 24)

(51) Int.Cl.	識別記号	F I	テ-マ-ト* (参考)
H 0 4 N	1/028	H 0 4 N	1/028
H 0 1 L	27/148		5/335
H 0 4 N	1/19		
	5/335	H 0 1 L	27/14
		H 0 4 N	1/04
			1 0 3 E
		審査請求 未請求 請求項の数4 O L (全 13 頁)	

(21) 出願番号 特願平11-129899

(22) 出願日 平成11年5月11日 (1999. 5. 11)

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 佐々木 雅浩

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(74) 代理人 100088339

弁理士 篠部 正治

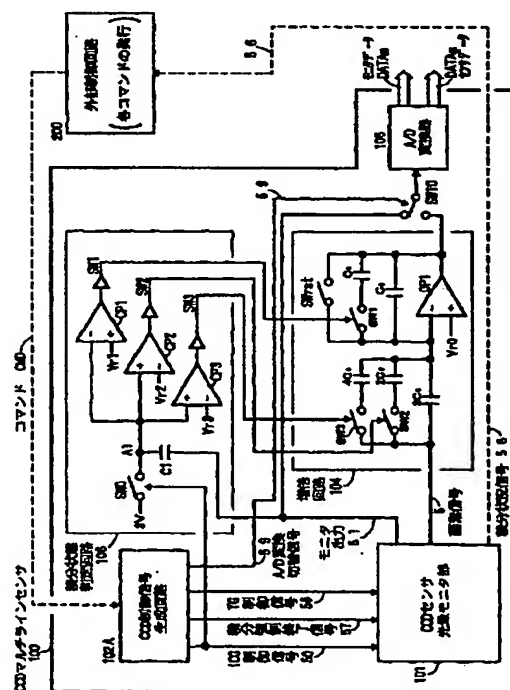
最終頁に続く

(54) 【発明の名称】 イメージセンサ

(57) 【要約】

【課題】複数の光センサと光センサの平均光量の光を受光する光量モニタをCCDセンサ・光量モニタ部101内に持つイメージセンサとしてのCCDマルチラインセンサ100にて、被写体が低照度で最大積分時間内に光量モニタが所定の電荷を蓄積できぬ場合にも画像取得時間を極力短縮し、イメージセンサの移動被写体測距装置への適用を可能にする。

【解決手段】被写体の低照度時、最大積分時間到達時点の光量モニタ出力51のレベルを積分状態判定回路106のコンパレータCP1~CP3により判定し、その判定結果に応じ増倍回路104のスイッチSW1~SW3を切替え、光センサ出力である画素信号5を増幅するオペアンプOP1のゲインを可変設定する。ここで、CCDマルチラインセンサ100内の回路を同一半導体チップ上に設け、従来のようにモニタ出力のレベル判定や増倍回路のゲイン設定を外部制御装置200に頼らず、積分時間以外の時間を最短にする。



【特許請求の範囲】

【請求項1】それぞれ画素となる複数の光センサと、この複数の光センサが受光する光の平均の光量の光を受光する光量モニタとを持ち、

常時は、光量モニタが所定の電荷を蓄積する期間に光センサが蓄積した電荷の蓄積量を当該センサの受光の光量として検出するイメージセンサであって、

被写体の照度が低く、光量モニタが所定の期間に前記所定の電荷を蓄積するに至らぬとき、この所定の期間に光量モニタが蓄積した電荷の蓄積量を検出するモニタ蓄積電荷検出手段と、

この所定の期間に光センサが蓄積した電荷の蓄積量の値を、前記モニタ蓄積電荷検出手段によって検出された光量モニタの電荷の蓄積量に応じて予め定めたゲインにより増幅するセンサ蓄積電荷増幅手段とを備え、

この増幅された光センサの電荷の蓄積量の値を、被写体の低照度時における当該センサの受光の光量として検出することを特徴とするイメージセンサ。

【請求項2】請求項1に記載のイメージセンサにおいて、

前記モニタ蓄積電荷検出手段が、前記所定の期間に光量モニタが蓄積した電荷の蓄積量を、複数の基準レベルで区分される複数のレベルの区間のうち、該電荷蓄積量のレベルが納まる区間として検出するようにし、

前記ゲインを前記のレベルの区間毎に、この区間に納まる光量モニタの電荷蓄積量のレベルが小さい程大きく設定したことを特徴とするイメージセンサ。

【請求項3】請求項2に記載のイメージセンサにおいて、

前記モニタ蓄積電荷検出手段が、前記光量モニタの電荷蓄積量のレベルと基準レベルとを、この基準レベル毎に比較するコンパレータを持つことを特徴とするイメージセンサ。

【請求項4】請求項1ないし3のいずれかに記載のイメージセンサにおいて、

前記モニタ蓄積電荷検出手段とセンサ蓄積電荷増幅手段とを、光センサ及び光量モニタと同一の半導体チップ上に半導体集積回路として形成したことを特徴とするイメージセンサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、1次元あるいは2次元のアレイ状に配置され、それぞれ当該場所の光の明るさ（照度あるいは光量ともいう）に相当する電荷量を蓄積（積分）し、この蓄積された信号電荷がCCD（Charge Coupled Device：電荷結合デバイスの略）などのシフトレジスタ状の読出し手段によって読み出される、フォトダイオードなどからなる複数の光電変換素子（以下光センサ、または単にセンサ、あるいは画素という）と、光センサの信号電荷の積分時

間を制御するために、複数の光センサが受光する平均の光量の光を受光するように配置された光量モニタとを備え、例えばファクシミリ、ビデオカメラなどに用いられて画像情報を電気信号に変換する固体撮像デバイスとしてのイメージセンサであって、特に、低照度の被写体からも極力、画像取得の時間を長引かせずに、適切なコントラストの画像を得るようにして、動く被写体の測距も可能とする機能を備えたイメージセンサに関する。なお以下各図において同一の符号は同一もしくは相当部分を示す。

【0002】

【従来の技術】図3は従来のイメージセンサの要部のシステム構成例を示す。同図において100は複数のラインセンサや光量モニタ等からなるイメージセンサとしてのCCDマルチラインセンサ、200は図外のCPU等からなり、このCCDマルチラインセンサ100からデータや信号を入力し、マルチラインセンサ100へ各種のシリアルのコマンドCMDを与えてマルチラインセンサ100を制御する外部制御回路である。

【0003】次にCCDマルチラインセンサ100内において、101はラインセンサ及び光量モニタ、並びに自動利得制御（Auto Gain Control：略してAGCという）回路等からなるCCDセンサ・光量モニタ部である。

【0004】但し本例では簡単のため、後述するCCDセンサ・光量モニタ部101内には代表例としての1対分のラインセンサ及び光量モニタ、並びにそのAGC回路を示すものとする。

【0005】なお、上記AGC回路は被写体の照度が低照度でない通常レベルの範囲で、大きく変化した場合にも、光量モニタを用いて光センサ（画素）の出力レベルを最適化する制御を行う回路である。

【0006】102は外部制御回路200から送信される各種のコマンドCMDを解釈して、CCDマルチラインセンサ100内の各部へ制御用の各種のデータや信号を送出するCCD制御信号生成回路である。

【0007】103と104は、後述する低照度の被写体の撮像の際に用いられるコマンドラッチ回路と増倍回路である。ここで、コマンドラッチ回路103はCCD制御信号生成回路102から入力するデータに応じて増倍回路104のゲイン（利得＝増幅倍率）を切替え設定する。

【0008】また、増倍回路104はコマンドラッチ回路103により切替え設定されたゲインにより、CCDセンサ・光量モニタ部101から出力されるラインセンサの画素別の光量信号としての画素信号5を増幅する。

【0009】SW10はCCD制御信号生成回路102からのA/D変換切替信号59に応じて、CCDセンサ・光量モニタ部101からのアナログ出力である、センサ側の出力（具体的には増倍回路104を経た画素信号

5) または光量モニタの出力51を切替え選択する切替スイッチであり、105はこのスイッチSW10からのアナログ出力をデジタル値に変換するA/D変換器である。

【0010】図4はCCDセンサ・光量モニタ部101の構成例を示し、図5は被写体の照度が低照度でなくAGC回路動作が行われる場合（以下、便宜上、通常時という）における図4の要部の動作シーケンスを示す。

【0011】図4の01は1ライン分（例えば256個）の光センサと、光量モニタとからなる1次元のイメージ検出部としてのラインセンサで、その他の部分は主として自動利得制御回路（以下AGC回路という）を構成している。

【0012】ここで、 $1(1_1, 1_2 \dots 1_n)$ は横一列に並び、それぞれ受光光量に相当する電荷を蓄積（積分）して出力する複数の画素としての光センサ、11はこの複数の画素1に照射される光の平均の光量の光を受光する光量モニタで、光量モニタ11の受光部（モニタ受光部）としてのフォトダイオードPDは光センサ1の列に沿い、複数個分の光センサ1の受光部（画素受光部）としてのフォトダイオードPDに対応するように配置されている。

【0013】2は各光センサ $1_1 \sim 1_n$ の移送ゲートTGから出力されたのち、光センサ $1_1 \sim 1_n$ を結んで形成されたシフトレジスタ状のCCDを介して移送された信号電荷を検出するための出力部で、この出力部2には光量モニタ11側と同様に、後述するフローティングディフュージョンアンプ（以下浮動拡散増幅器と呼ぶ）FDAとソースフォロアSFが設けられている。

【0014】51は光量モニタ11側のソースフォロアSFを介し、低出力インピーダンスで、且つレベルをシフトして取り出された、光量モニタ11の浮動拡散増幅器FDAの蓄積電荷の電位を表すモニタ出力、15はコンデンサCを経たモニタ出力51をAGCレベルV_rと比較するコンパレータである。

【0015】16は次に述べるICG制御信号50とコンパレータ15の出力とを入力としてレベル判定信号52を出力するNORゲート、21はレベル判定信号52をインバータ19によって反転した信号と、ICG制御信号50をインバータ20によって反転した信号とからBG制御信号54を生成するD形フリップフロップ（D-FFと略記する）である。

【0016】なお、図5に示すように、前記ICG制御信号50は被写体の像を検出する際に、外部制御回路200からコマンドCMDとして時点t0に発せられる積分開始命令に基づき、CCD制御信号生成回路102から、時点t0よりt1までの一定時間（この例では150μs）、各光センサ $1_1 \sim 1_n$ の後述の積分クリアゲートICGにH（5V）レベルで印加される。

【0017】また、前記レベル判定信号52は、ICG

制御信号50の立下がり時点t1から光量モニタ11の後述のモニタ積分動作の終了時点t2までの画素積分時間（光センサ1が受光光量として検出される電荷を蓄積する時間）T_iの間、H（5V）として生成される。

【0018】また、前記BG制御信号54はD-FF21の反転出力端子QBから出力され、前記積分開始命令の出力時点t0から積分時間の終了時点t2まで、各光センサ $1_1 \sim 1_n$ の後述のバリアゲートBGにH（1V）として印加される。

【0019】なお、D-FF21には、そのデータ入力端子Dに5V（Hレベル）が、リセット端子RBに前記ICG制御信号50を反転した信号が、また立上がりエッジのクロック端子に前記レベル判定信号52を反転した信号が、さらにセット端子SBに後述の積分強制終了信号57が、それぞれ入力される。

【0020】NORゲート16とインバータ19の間には遅延用インバータ17とD-FF18が設けられており、このD-FF18の反転出力端子QBから出力されるRSG制御信号53が光量モニタ11のリセットゲートRSGに印加される。

【0021】このRSG制御信号53は、光量モニタ11の積分動作時以外は常にリセットゲートRSGに5V（Hレベル）を印加し続けて、光量モニタ11の浮動拡散増幅器FDA内の不要電荷の排出を行う。

【0022】なお、D-FF18には、そのリセット端子RBにNORゲート16の出力であるレベル判定信号52が、データ入力端子Dに5V（Hレベル）が、また立上がりエッジのクロック端子にICG制御信号50を遅延用インバータ17で反転した反転ICG制御信号50Bがそれぞれ入力され、またD-FF18の出力端子Qからは後述の積分状況信号56が出力される。

【0023】図4のAGC回路は、被写体が低照度でない通常時に、光量モニタ11を介しモニタされた平均光量に応じて、光センサ1がその受光光量を検出するための電荷積分時間を自動的に可変制御するが、このAGC回路の動作を述べる前に、光センサ1と光量モニタ11の原理を説明する。

【0024】図8は光センサ（画素）1の原理図で、同図（a）は1画素分の光センサ1の半導体としての構成を示し、同図（b）はこの光センサ1内の電荷集積ゲートSTGの周辺のポテンシャルφ（ここでは電子の量子力学上のエネルギーレベルを指す。）の分布を示す。

【0025】図8（a）において、光センサ1は上から順にオーバフローレインOFD、オーバフローゲートOFG、画素受光部としてのフォトダイオードPD、バリアゲートBG、積分クリアゲートICGと積分クリアレインICDとが付設された電荷蓄積ゲートSTG、移送ゲートTG、及び左右方向に直列に接続された4つの電荷結合デバイスゲート（CCDゲートとも記す）CDG1～CCDG4からなる。

【0026】なお、電荷結合デバイスゲートCCDG1は、その上端がこの光センサ1の移送ゲートTGに結合されており、またこの光センサ1が画素配列上の端部に位置しなければ、この電荷結合デバイスゲートCCDG1は左に隣接する図外の光センサ1の電荷結合デバイスゲートCCDG4と、また図の電荷結合デバイスゲートCCDG4は右に隣接する図外の光センサ1の電荷結合デバイスゲートCCDG1と、それぞれ直列に結合されている。

【0027】このようにして、光センサ1の1画素分ごとの電荷結合デバイスゲートCCDG1～CCDG4が、ラインセンサ01の全画素 $1_1 \sim 1_n$ の分、順次直列に結合されて電荷移送用の前述のシフトレジスタ状のCCDを構成している。

【0028】なお、この例ではオーバフロードレインOFDに7V、オーバフローゲートOFGに0.5V、電荷蓄積ゲートSTGに3V、積分クリアドレインICDに7Vが、それぞれ印加されている。

【0029】また、バリアゲートBGには1Vと0Vに変化する前述のBG制御信号54が、積分クリアゲートICGには5Vと0Vに変化する前述のICG制御信号50が、それぞれ印加される。

【0030】なお、信号電荷の読み出し時に移送ゲートTGには、外部制御回路200からのコマンドに基づき、CCD制御信号生成回路102から5Vと0Vに変化するTG制御信号58が印加され、電荷結合デバイスゲートCCDG1～CCDG4には、信号電荷を移送するたびに、5Vと0Vに交番変化する図外の信号が印加される。

【0031】次に図8(b)を参照しつつ、光センサ1の通常時の動作原理を説明する。画素受光部となるフォトダイオードPDは、被写体から反射される光を受光して光電変換する。積分開始命令が発せられると、一定時間、光センサ1内の不要電荷が排出されたのち、フォトダイオードPDにより光電変換された信号電荷が、光量モニタ11の動作によりAGC回路によって指示される積分時間中、電荷蓄積ゲートSTGに蓄積される。

【0032】蓄積された信号電荷は、移送ゲートTGを経て電荷結合デバイスゲートCCDG1に移送され、さらに前述したCCDによって、ラインセンサの端の画素から順番に図4の出力部2に移送される。こうして移送された信号電荷は、出力部2に設けられた浮動拡散増幅器FDAで電圧信号に変換され、ソースフォロアSFを経て画素信号5として出力される。

【0033】光センサ1の上述の積分動作および積分動作前の不要電荷の排出動作は、バリアゲートBGと積分クリアゲートICGを開閉することによって、次のように制御される。

【0034】まず積分開始命令に基づいて、バリアゲートBGにH(1V)のBG制御信号54が、また積分ク

リアゲートICGにH(5V)のICG制御信号50がそれぞれ印加されると、バリアゲートBG下と積分クリアゲートICG下のポテンシャル ϕ が下がり、フォトダイオードPDから電荷蓄積ゲートSTGに、電荷蓄積ゲートSTGから積分クリアドレインICDに信号電荷が流入し始める。

【0035】その後、フォトダイオードPDのポテンシャル ϕ はバリアゲートBG下のポテンシャルに一致し、電荷蓄積ゲートSTG内の不要電荷は全て排出され、積分動作前のリセットは完了する。

【0036】次に、BG制御信号54はHのままで、ICG制御信号50がL(0V)になると、電荷蓄積ゲートSTGから積分クリアドレインICDへの電荷の流入は止まり、電荷蓄積ゲートSTGに信号電荷が蓄積する。

【0037】光量モニタ11の動作によって定まる積分時間が経過し、BG制御信号54がL(0V)になると、フォトダイオードPDから電荷蓄積ゲートSTGへの電荷の流入は止み、積分動作も終了する。こうして電荷蓄積ゲートSTGに蓄積された信号電荷は、前述のように移送ゲートTGとCCDを介して出力部2へ移送される。

【0038】図7は光量モニタ11の原理図で、同図(a)は光量モニタの半導体としての構成を示し、同図(b)は光量モニタ内のポテンシャル ϕ の分布を示す。図7(a)において、光量モニタ11は左から順にオーバフロードレインOFD、オーバフローゲートOFG、モニタ受光部としてのフォトダイオードPD、出力ゲートOG、浮動拡散増幅器FDA、リセットゲートRSG、リセットドレインRSDからなる。

【0039】そして、この例では光量モニタ1の両端となるオーバフロードレインOFDとリセットドレインRSDの夫々の端部には7Vが印加され、オーバフローゲートOFGには0.5Vが、出力ゲートOGには1Vが夫々印加されている。

【0040】また、リセットゲートRSGには、光量モニタ11のリセット用に、前述したRSG制御信号53(5Vと0Vに変化)が印加される。なお、浮動拡散増幅器FDAの電位は、ソースフォロアSFを介し、モニタ出力51として取り出される。

【0041】次に図7(b)を参照しつつ、光量モニタ11の通常時の動作原理を説明する。RSG制御信号53を介してリセットゲートRSGに5Vを印加すると、リセットゲートRSG下のポテンシャルが下がり、浮動拡散増幅器FDA内に蓄積されている電子からなる不要電荷はリセットドレインRSD側に引き込まれる。

【0042】なお、この不要電荷は主としてこの時までにはフォトダイオードPDから出力ゲートOGを越えて浮動拡散増幅器FDA内に流入した電子からなるが、このほか僅かながら浮動拡散増幅器FDA自身内に発生した

電子も含んでいる。

【0043】そして浮動拡散増幅器FDAのポテンシャルφがリセットゲートRSG下のポテンシャル(図(b)のFDAリセットレベル、この例では5V)に一致し、且つフォトダイオードPDのポテンシャルφが出力ゲートOG下のポテンシャルに一致して浮動拡散増幅器FDAのリセットが完了する。

【0044】次にRSG制御信号53を介しリセットゲートRSGの印加電圧を0Vにすると、リセットゲートRSG下のポテンシャルφは上がり、浮動拡散増幅器FDAからリセットドレインRSDへの電荷の排出は止まり、浮動拡散増幅器FDA内に電荷が溜まり始める。

【0045】この電荷(電子)は浮動拡散増幅器FDAのポテンシャルφを上げる(電位を下げる)ので浮動拡散増幅器FDAのリセットレベル(5V)からの電位の下降変化分(ΔV)がソースフォロアSFを介して電圧出力信号としてのモニタ出力51となる。

【0046】図4のAGC回路の機能は、光センサ(画素)1($1_1 \sim 1_n$)の電荷積分を開始させたのち、図7の電位の変化分 ΔV に相当する信号と、予め設定したAGCレベル V_r との大小関係を比較し、その大小関係が変化した瞬間に電荷積分を停止させるように、光センサ $1_1 \sim 1_n$ の電荷積分動作を制御するものである。

【0047】図6は被写体の照度を一定としたときの図4のコンパレータ15の(-)入力端子のA点の電位の時間的推移を示す。次に図5及び図6を参照しつつ、図4の通常時の動作を説明する。

【0048】時点 t_0 において、積分開始命令が発令されると、光センサ $1_1 \sim 1_n$ の積分動作開始前 $150\mu s$ の積分クリア時間 T_c の間、光センサの積分クリアゲートICGに印加される前述のICG制御信号50がH(5V)となる。

【0049】このHのICG制御信号50は、図4のインバータ20を介してD-FF21をリセットするので、D-FF21の反転出力端子QBから光センサ $1_1 \sim 1_n$ のバリアゲートBGへ出力されるBG制御信号54もH(1V)になる。従って積分クリア時間 T_c の間、前述のように、光センサ $1_1 \sim 1_n$ 内の蓄積不要電荷が排出される。

【0050】また、この積分クリア時間 T_c の期間、レベル判定信号52はLであり、D-FF18はリセットされていて、その反転出力端子QBの出力であるRSG制御信号53はHであり、光量モニタ11の浮動拡散増幅器FDA内の不要電荷は排出される。

【0051】また、積分クリア時間 T_c の間、コンパレータ15の(-)入力端子にはHのICG制御信号50によって閉じられるスイッチSWを介して3Vが印加される。他方、この間、光量モニタ11の浮動拡散増幅器FDA内の不要電荷排出により、この増幅器FDAの電位はリセットレベル(5V)になるので、容量Cには、

FDAリセットレベルに対応するモニタ出力51のレベル(この例では3.5V)と3Vとの差の電圧0.5Vが充電される。

【0052】積分クリア時間 T_c での電荷排出後、時点 t_1 においてICG制御信号50がLになると、D-FF21のクロック入力NORゲート16とインバータ19を介し立ち下がるが、これはD-FF21の出力に影響を与えないので、BG制御信号54はHのままであり、この時点 t_1 で光センサの電荷蓄積ゲートSTGのリセットは解除され、光センサ $1_1 \sim 1_n$ は信号電荷の積分(蓄積)を開始する。

【0053】また、時点 t_1 においてICG制御信号50がL(0V)になると、コンパレータ15の(-)入力端子のスイッチSWが切れ、同時にICG制御信号50の立ち下がりで遅延用インバータ17を介し(つまり、反転ICG制御信号50Bにより)、時点 t_1 からインバータ17の僅かな遅延時間 t_d 分遅れた時点 t_1' にD-FF18がトリガされるので、D-FF18の反転出力端子QBの出力であるRSG制御信号53はL(0V)となり、光量モニタ11の浮動拡散増幅器FDAのリセットも終了し、光量モニタ11の浮動拡散増幅器FDA内に電荷が蓄積し始め、この浮動拡散増幅器FDAの電位、従ってモニタ出力51は下がり始める。

【0054】なお、上記遅延用インバータ17による遅延時間 t_d を設ける理由は、積分クリア時間 T_c の終了時点 t_1 で、ICG制御信号50がL、従ってレベル判定信号52がHとなることで、D-FF18のリセットが完全に解除される以前に、立ち下がるICG制御信号50の反転信号50Bの立ち上がりでD-FF18に來ると、D-FF18のQB出力であるRSG制御信号53がLにならず、光量モニタ11のモニタ動作が開始されなくなるからである。

【0055】但し、遅延用インバータ17の遅延時間 t_d は数nsと非常に短く、実際の画素積分時間($10\mu s \sim 20ms$)への影響は無視することができる。そこで簡単のため、図6では光量モニタ11のリセット解除時点をも $t_1' = t_1$ としている。

【0056】光量モニタ11側に戻り、前記のようにモニタ出力51が下がり始めることにより、コンパレータ15の(-)入力端子のA点の電位は3Vから徐々に下がり始め、A点の電位がコンパレータ15の(+)入力端子に予め印加されているAGCレベル V_r (この例では2.5Vまたは2.0V)よりも下がった時点 t_2 で、コンパレータ15の出力はLレベルからHレベルに反転する。

【0057】これにより、NORゲート16とインバータ19を介し、H(5V)のデータを入力しているD-FF21のクロック入力立ち上がるので、D-FF21の反転出力端子QB、従ってBG制御信号54はLとなり、光センサ $1_1 \sim 1_n$ の信号電荷の積分は停止され

る。

【0058】この光センサ1の積分された信号電荷は画素信号5として取り出され、図3の後述の増倍回路104（但しこの場合、ゲインは×1である）、SW10、A/D変換器105を経てセンサデータDATA_sとしてCCDマルチラインセンサ100から出力される。

【0059】またこのコンパレータ15の出力の反転時、NORゲート16の出力であるレベル判定信号52はLになってD-FF18をリセットし、RSG制御信号53をHとするので、光量モニタ11の浮動拡散増幅器FDAの不要電荷排出が再開され、光量モニタ11は動作を停止する。

【0060】このようにして、レベル判定信号52がHとなる時点 t_1 から時点 t_2 までの時間 T_i が光センサ1₁～1_nの積分時間（画素積分時間）となり、RSG制御信号53がLとなる時点 t_1' から時点 t_2 までの時間 T_i' が光量モニタ11の動作時間（モニタ積分時間）となる。但し前述のように実質上は $T_i \approx T_i'$ と見做してよい。

【0061】なお、D-FF18の出力端子Qから外部へ出力される積分状況信号56はRSG制御信号53の反転信号で、この積分状況信号56のHの期間は光量モニタ11の動作時間 T_i' を示す。

【0062】ところで、被写体が低輝度の場合、光量モニタ11の出力51がコンパレータ15の反転するレベルまで下降する動作時間（モニタ積分時間）が長引き、イメージセンサを利用する装置として不都合を生ずるおそれがある。

【0063】そこで光量モニタ11の動作時間が予め設定された最大積分時間を越える場合（つまり、積分動作が不十分な場合）には、強制的に積分を打ち切り、この時

の光量モニタの出力51のレベルに応じたゲインで画素信号5を増幅し、適切な画像出力を得るようにしている。

【0064】次に、図3、図4により被写体が低照度の場合の具体的な動作を述べる。外部制御回路200は、積分開始命令の出力後、積分状況信号56がHのままである期間が最大積分時間（後述の $T_{i\max}$ ）に達したことを検出するとCCDマルチラインセンサ100へ積分強制終了命令のコマンドCMDを送る。

【0065】これによりCCDマルチラインセンサ100のCCD制御信号生成回路102は、Lの積分強制終了信号57をD-FF21のセット端子SBに入力してBG制御信号54をLとし、光センサ1の積分動作を強制終了させる。

【0066】続くコマンド送信により外部制御回路200は、CCD制御信号生成回路102を介し、A/D変換切替信号59をスイッチSW10に与えてA/D変換器105をモニタ出力51側に切替え、この時のモニタ出力51のA/D変換データとしてのモニタデータDATA_m、つまり光量モニタ11の出力レベルを読み込む。

【0067】次に外部制御回路200は、この光量モニタ出力レベルに応じた2ビットのゲイン設定データを含むコマンド（便宜上、ゲイン制御コマンドという）を送信することにより、CCD制御信号生成回路102を介しコマンドラッチ回路103へラッチ用データD1、D2及びラッチ制御信号S1を与え、コマンドラッチ回路103を介して増倍回路104のゲインを設定する。

【0068】

【表1】

D2	D1	SW1	SW2	SW3	ゲイン
0	0	H	L	L	×1
0	1	H	H	L	×2
1	0	H	H	H	×4
1	1	L	H	H	×8

表1は、外部制御回路200から受信した上記のゲイン制御コマンドに対応してCCD制御信号生成回路102がコマンドラッチ回路103のラッチ回路LT1、LT2にそれぞれ与えるラッチ用データD1、D2と、このラッチ用データD1、D2に基づきコマンドラッチ回路103が増倍回路104へ出力するスイッチSW1、SW2、SW3のオン/オフ用の信号と、この信号によるスイッチSW1、SW2、SW3のオン/オフの組合わせによって増倍回路104に設定されるゲインとの関係を示す。

【0069】なお表1において、スイッチオン/オフ信

号SW1、SW2、SW3のHとLはそれぞれ当該のスイッチのオンとオフに対応する。また図3において、CCD制御信号生成回路102が各ラッチ回路LT1、LT2へラッチ用データD1、D2と共に与える信号S1は、ラッチ回路にそのラッチ用データD1、D2をラッチさせるための制御信号である。

【0070】即ち、表1のようなスイッチSW1、SW2、SW3のオン/オフの組合わせにより、増倍回路104のオペアンプOP1の（－）入力端子に直列に挿入された入力コンデンサの全容量と、オペアンプOP1の（－）入力端子と出力端子の間に接続された帰還用コン

デンサの全容量との、容量比が切り換えられ、オペアンアOP1、従って増倍回路104のゲインが $\times 1$ 、 $\times 2$ 、 $\times 4$ 、 $\times 8$ の4段階に切り換えられる。

【0071】なお、増倍回路104内の3種のコンデンサ C_0 、 $2C_0$ 、 $4C_0$ における、コンデンサ $2C_0$ の容量はコンデンサ C_0 の容量の2倍であり、コンデンサ $4C_0$ の容量はコンデンサ C_0 の容量の4倍であるものとする。

【0072】このようにして、被写体の低照度時にも、CCDセンサ・光量モニタ部101から出力される画素信号5は、増倍回路104により4段階のうちの何れか、ゲイン制御コマンドにより設定されたゲインで増幅され、SW10、A/D変換器105を経てセンサデータDATA_sとしてCCDマルチラインセンサ100の外部へ出力される。

【0073】

【発明が解決しようとする課題】従来は上述のように、被写体が低照度で所定の最大積分時間以内にAGC回路が動作終了しない場合、光量モニタ及び光センサの積分開始後、最大積分時間を経た時点で光センサの積分動作を強制的に終了させ、この時点における光量モニタの出力レベルを外部制御回路に取り出してそのレベルを判定し、そのレベルに応じて外部制御回路からゲイン制御コマンドをCCDマルチラインセンサ100に与え、このゲイン制御コマンドで設定されるゲインにより光センサ出力を増幅するようにしている。

【0074】このため、従来は画像情報を得るまでに、光量モニタ及び光センサの積分時間以外に、外部制御回路からの、光量モニタレベルの読み出し時間やゲイン制御のための時間を要している。

【0075】しかしながら、移動被写体から他の移動被写体までの距離を測定するような測距装置などにイメージセンサを応用しようとする場合、測距時間は光量モニタ及び光センサの積分を開始してから距離出力を得るまでの時間であり、この時間がそのまま精度に効いてくるので、光量モニタ及び光センサの積分時間以外の動作時間を可能な限り少なくしなければならない。

【0076】本発明の目的は、被写体が低照度の場合、光量モニタ及び光センサの積分時間が最大積分時間に達した時点（光センサの積分強制終了時）における光量モニタの出力レベルの判定と、この判定結果に応じて光センサの出力を増幅するゲインの設定制御とをCCDマルチラインセンサの内部回路で自動的に行うことで画像情報の取得時間を極力短縮し、移動被写体の測距にも適用できるイメージセンサを提供することにある。

【0077】

【課題を解決するための手段】前記の課題を解決するために、請求項1のイメージセンサは、それぞれ画素となる複数の光センサ（ $1_1 \sim 1_n$ ）と、この複数の光センサが受光する光の平均の光量の光を受光する光量モニタ

（11）とを持ち、常時は、光量モニタが所定の電荷を蓄積する期間（光量モニタ動作時間（モニタ積分時間） $T_{i'}$ ≒画素積分時間 T_i ）に光センサが蓄積した電荷の蓄積量を当該センサの受光の光量（画素信号5）として検出するイメージセンサであって、被写体の照度が低く、光量モニタが所定の期間（最大積分時間 $T_{i\max}$ ）に前記所定の電荷を蓄積するに至らぬとき、この所定の期間に光量モニタが蓄積した電荷の蓄積量を検出するモニタ蓄積電荷検出手段（積分状態判定回路106など）と、この所定の期間に光センサが蓄積した電荷の蓄積量の値を、前記モニタ蓄積電荷検出手段によって検出された光量モニタの電荷の蓄積量に応じて予め定めたゲインにより増幅するセンサ蓄積電荷増幅手段（増倍回路104など）とを備え、この増幅された光センサの電荷の蓄積量の値を、被写体の低照度時における当該センサの受光の光量として検出するようにする。

【0078】また、請求項2のイメージセンサは、請求項1に記載のイメージセンサにおいて、前記モニタ蓄積電荷検出手段が、前記所定の期間に光量モニタが蓄積した電荷の蓄積量を、複数の基準レベル（基準電圧 $V_{r1} \sim V_{r3}$ など）で区分される複数のレベルの区間のうち、該電荷蓄積量のレベル（A1点の電位）が納まる区間として検出するようにし、前記ゲインを前記のレベルの区間毎に、この区間に納まる光量モニタの電荷蓄積量のレベルが小さい程大きく設定するようにする。

【0079】また、請求項3のイメージセンサは、請求項2に記載のイメージセンサにおいて、前記モニタ蓄積電荷検出手段が、前記光量モニタの電荷蓄積量のレベルと基準レベルとを、この基準レベル毎に比較するコンパレータ（CP1～CP3）を持つようにする。

【0080】また、請求項4のイメージセンサは、請求項1ないし3のいずれかに記載のイメージセンサにおいて、前記モニタ蓄積電荷検出手段とセンサ蓄積電荷増幅手段とを、光センサ及び光量モニタと同一の半導体チップ上に半導体集積回路として形成する。

【0081】即ち本発明の作用は、被写体が低照度のためAGC回路が所定の最大積分時間以内に動作終了しない場合（つまり、光量モニタが所定の電荷を積分する迄の動作時間（モニタ積分時間）が最大積分時間を越える場合）、光量モニタの動作時間が最大積分時間に達した時点における光量モニタの出力レベルを判定し、この判定結果に応じて定まるゲインにより該時点における光センサの出力を増幅して低照度時の最終画素出力とする手段をイメージセンサに内蔵することにより、被写体の低照度時に画像情報取得の時間が装置として許容可能な時間以上に長引くことを防ぎ、イメージセンサを移動被写体を測距する装置にも適用できるようにするものである。

【0082】

【発明の実施の形態】図1は本発明の一実施例としての

イメージセンサの要部のシステム構成を示すもので、この図は図3に対応している。同図においては、CCDマルチラインセンサ100内の従来のコマンドラッチ回路103が、積分状態判定回路106に置き換わり、これに伴ってCCD制御信号生成回路の符号が102Aに置き換わっている。

【0083】この積分状態判定回路106は、3つのコンパレータCP1、CP2、CP3、この各コンパレータの一方の入力端子にモニタ出力51のレベルを伝えるコンデンサC1、光量モニタ11の積分動作開始時点におけるコンデンサC1のコンパレータ側の電極(A1点)の電位を基準電位3Vに設定するためのCMOSのアナログスイッチSW0等で構成されている。

【0084】そして積分状態判定回路106は、最大積分時間終了時(後述の図2の時点t3)のモニタ出力51に対応するA1点の電位により光センサの積分状態を自動的に判定し、この判定結果に応じて増倍回路104のスイッチSW1、SW2、SW3をオン/オフし、増倍回路104のゲインを従来と同様に×1、×2、×4、×8の4段階に切り換える。

【0085】なお、Vr1、Vr2、Vr3はそれぞれコンパレータCP1、CP2、CP3のA1点電位の入力端子とは別の入力端子に入力される基準電圧で、この例ではVr1<Vr2<Vr3の関係にある。

【0086】

【表2】

光量モニタの出力レベル	SW1	SW2	SW3	ゲイン
A1点電位 \leq Vr1	H	L	L	×1
Vr1<A1点電位 \leq Vr2	L	L	L	×2
Vr2<A1点電位 \leq Vr3	L	H	L	×4
Vr3<A1点電位	L	H	H	×8

表2は、最大積分時間終了時の積分状態判定回路106内のA1点の電位(モニタ出力51のレベルに対応)の区分と、この電位の区分に応じて積分状態判定回路106のコンパレータCP1、CP2、CP3がそれぞれ、増倍回路104の各スイッチSW1、SW2、SW3へ出力する、スイッチSW1、SW2、SW3のオン/オフ用の信号と、この信号によるスイッチSW1、SW2、SW3のオン/オフの組合わせにより増倍回路104に設定されるゲインとの関係を示す。なお、H、Lはそれぞれ当該スイッチのオン、オフを表す。

【0087】図2は積分状態判定回路106の動作の説明図で、同図の実線①～④は、被写体が低照度の場合における光センサ及び光量モニタの積分期間である最大積分時間T_{imax}内での、図1のA1点電位の下降の時間的推移の例を示し、①から④に行くに従って被写体の照度が小さくなっている。また、同図のVr1～Vr3は上述したコンパレータCP1、CP2、CP3にそれぞれ入力される基準電圧レベルを示している。

【0088】なお、図2では簡単のため、図5のインバータ17の遅延時間t_dを無視して、光量モニタと光センサの積分開始時点(=リセット解除時点)t₁=t_{1'}としている。

【0089】図1の動作については、被写体の照度が通常の際におけるAGC回路の動作や、被写体が低照度の場合、外部制御回路200が積分状況信号56のHの期間が最大積分時間T_{imax}に達したことを検出すると、強制積分終了命令のコマンドをCCDマルチラインセンサ100に送り、光センサ1の積分を停止させる点も従来と同様である。

【0090】次に図2、図4、図5を参照しつつ、図1の従来と異なる動作を述べる。光センサ1及び光量モニタの積分開始前の積分クリア時間T_c(図5参照)中、HのICG制御信号50を積分状態判定回路106内のスイッチSW0に与えてこのスイッチSW0を閉じ、コンデンサC1の片方の電極(A1点)、コンパレータCP1の(-)入力端子およびコンパレータCP2、CP3の(+)入力端子の電位を3Vにする。この時コンデンサC1には図4のコンデンサCと同様にリセットレベルのモニタ出力51の電位と3Vとの差(この例では0.5V)が充電される。

【0091】時点t1でICG制御信号50がLとなり、スイッチSW0が開くと、光量モニタ11の積分動作が開始され、モニタ出力51がリセットレベルから変化した分だけA1点の電位が下降して行く。

【0092】実線①の場合のように、最大積分時間T_{imax}の終了時点t3でのA1点の電位が、基準電圧Vr1以下の時は積分が充分に行われていると判断されて、コンパレータCP1、CP2、CP3の出力であるスイッチオン/オフ信号SW1、SW2、SW3はそれぞれH、L、Lとなり、増倍回路104のゲインは×1となる。

【0093】もし、実線②の場合のように、最大積分時間の終了時点t3でのA1点の電位が、Vr1よりも大きく、Vr2以下の時は、積分が実線①の時よりも不十分であるので、スイッチオン/オフ信号SW1、SW2、SW3はそれぞれL、L、Lとなり増倍回路104のゲインは×2となる。

【0094】同様に、実線③の場合のように、最大積分

時間の終了時点 t_3 でのA1点の電位が、 V_{r2} よりも大きく、 V_{r3} 以下の時は、スイッチオン/オフ信号SW1, SW2, SW3はそれぞれL, H, Lとなって増倍回路104のゲインは $\times 4$ となり、実線④の場合のように、最大積分時間終了時点 t_3 でのA1点の電位が、 V_{r3} よりも大きい時は、スイッチオン/オフ信号SW1, SW2, SW3はそれぞれL, H, Hとなって増倍回路104のゲインは $\times 8$ となる。

【0095】

【発明の効果】従来は、被写体が低照度で最大積分時間以内にAGC回路が動作終了しない場合、最大積分時間到達時点における光量モニタの積分出力レベルをイメージセンサの外部に取り出して判定し、外部から光センサ出力に対する増幅のゲインを設定するゲイン制御コマンドをイメージセンサに入力することで、イメージセンサから光センサ出力を増幅した最終画素出力を得ていた。

【0096】従って被写体の低照度時には、画像情報取得のために光量モニタ及び光センサの積分時間以外に時間が掛かり、イメージセンサを測距装置に適用することが困難であった。

【0097】しかし、本発明によれば、光量モニタ及び光センサの積分動作時間が最大積分時間に達した時点における光量モニタの積分レベルを判定し、この判定結果に応じて定まるゲインで該時点における光センサの出力を増幅して最終画素出力とする手段を、イメージセンサに内蔵するようにしたので、被写体が低照度の場合にも画像情報取得の時間を許容時間以上に長引かせることがなく、イメージセンサを移動被写体の測距装置にも適用することができる。

【図面の簡単な説明】

【図1】本発明の一実施例としてのイメージセンサの要部のシステム構成図

【図2】図1における積分状態判定回路の動作の説明図

【図3】図1に対応する従来のイメージセンサの要部のシステム構成図

【図4】図1, 図3におけるCCDセンサ・光量モニタ部の構成図

【図5】CCDセンサ・光量モニタ部の通常時の要部の動作シーケンスを示す図

【図6】光量モニタ出力の通常時の時間的推移と積分時間との関係を示す図

【図7】光量モニタの原理図

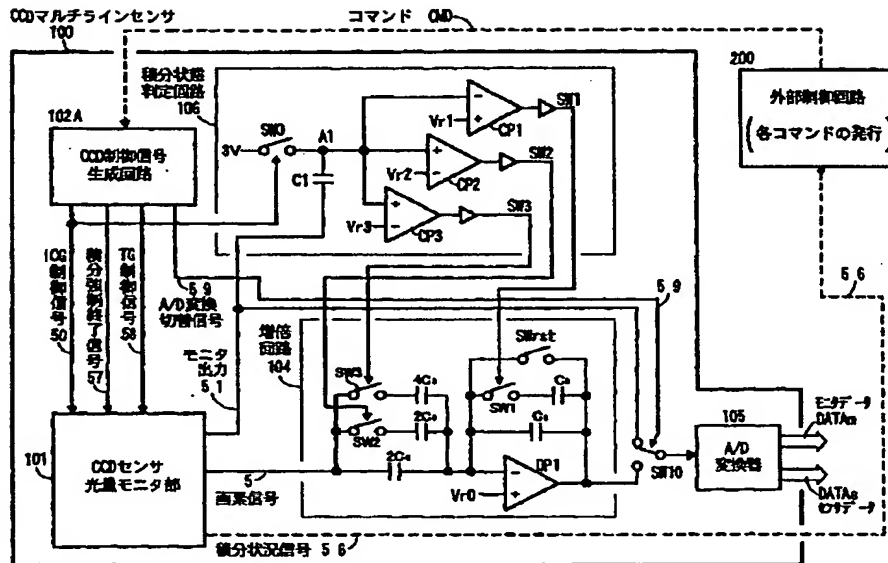
【図8】光センサ（画素）の原理図

【符号の説明】

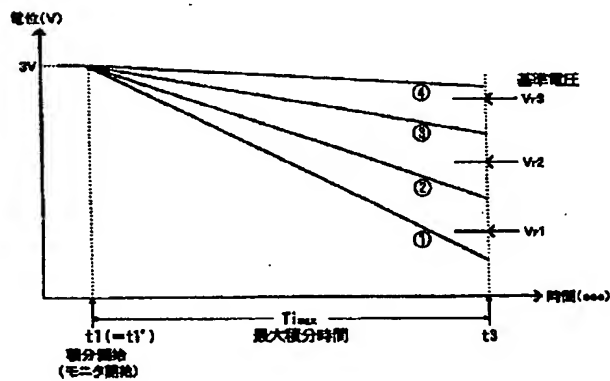
01 ラインセンサ

1 ($1_1 \sim 1_n$) 光センサ（画素）
2 出力部
5 画素信号
11 光量モニタ
15 コンパレータ
16 NORゲート
17 遅延用インバータ
18 D形フリップフロップ（D-FF）
19, 20 インバータ
21 D形フリップフロップ（D-FF）
50 ICG制御信号
50B 反転ICG制御信号
51 モニタ出力
52 レベル判定信号
53 RSG制御信号
54 BG制御信号
56 積分状況信号
57 積分強制終了信号
58 TG制御信号
59 A/D変換切替信号
100 CCDマルチラインセンサ
101 CCDセンサ・光量モニタ部
102A CCD制御信号生成回路
104 増倍回路
105 A/D変換器
106 積分状態判定回路
200 外部制御回路
BG バリアゲート
 $C_0, 2C_0, 4C_0, C, C1$ コンデンサ
CMD コマンド
CP1~CP3 コンパレータ
DATA_m モニタデータ
DATA_s センサデータ
FDA 浮動拡散増幅器（フローティングディフュージョンアンプ）
ICG 積分クリアゲート
OP1 オペアンプ
PD フォトダイオード
RSG リセットゲート
SW, SW0~SW3, SW10 スイッチ
SW1~SW3 スイッチオン/オフ信号
SF ソースフォロア
TG 移送ゲート
V_r AGCレベル
V_{r0}~V_{r3} 基準電圧

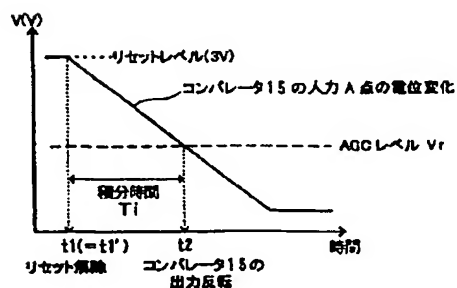
【図1】



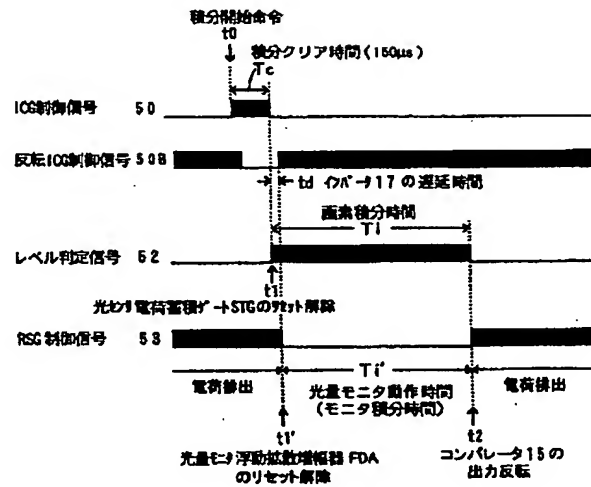
【図2】

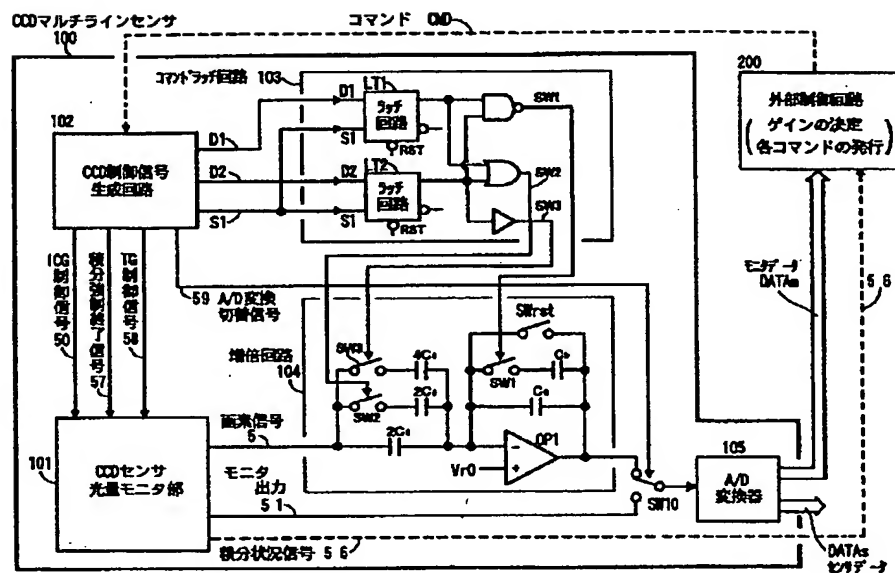


【図6】

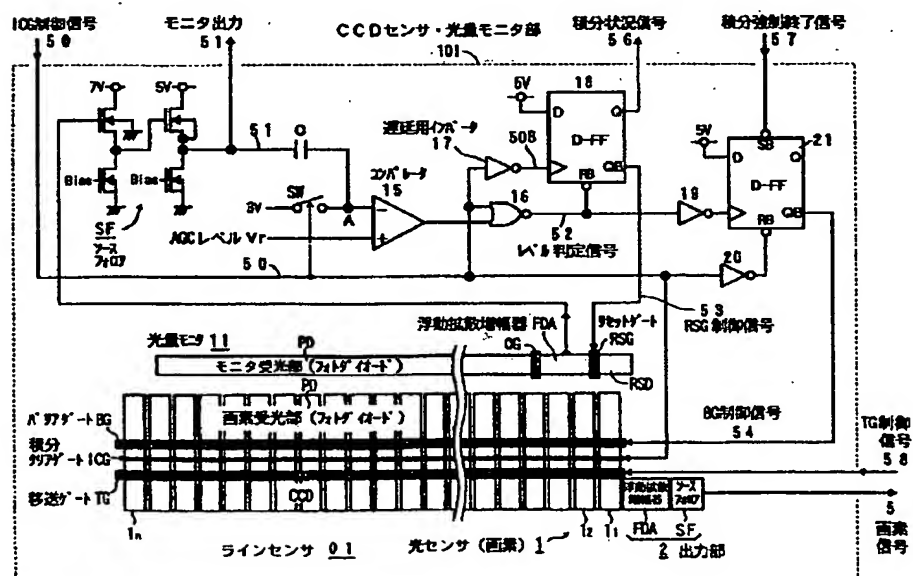


【図5】

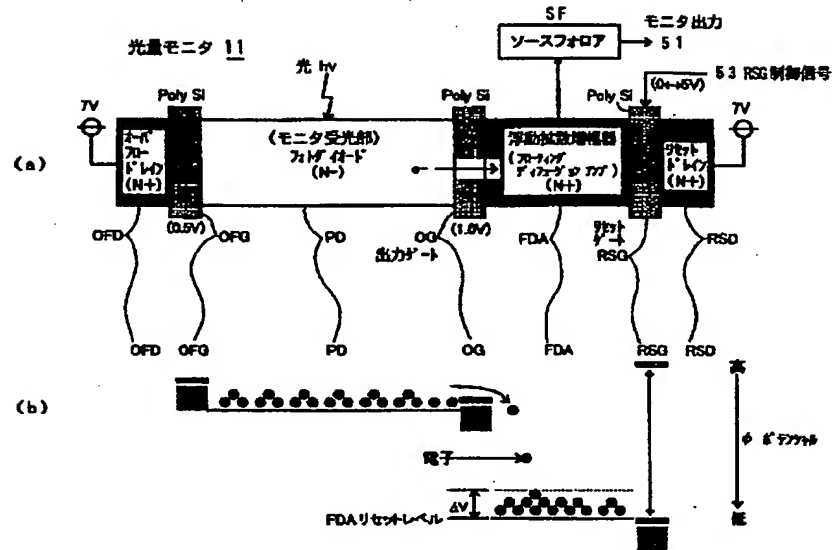




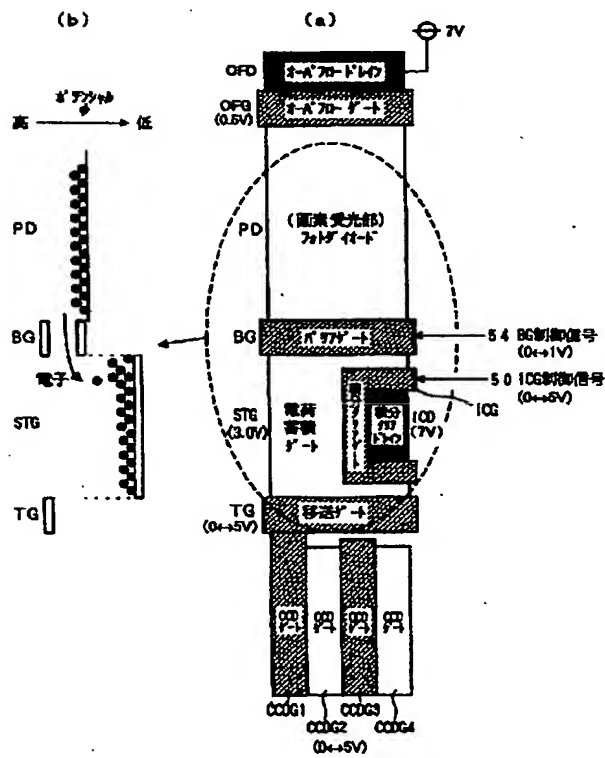
【図4】



【 図 7 】



【 図 8 】



フロントページの続き

Fターム(参考) 4M118 AA10 AB01 AB10 BA10 CA02
CA17 DB01 DD05 DD09 DD12
FA06 FA08 FA14 FA39
5C024 AA01 AA20 CA00 FA01 FA02
FA08 FA11 GA01 GA11 GA23
GA48 HA10 HA18
5C051 AA01 BA02 DB01 DB07 DB15
DC03 DE05 DE12 DE17 FA01
5C072 AA01 BA03 BA11 EA05 FA01
FB25 XA01